## PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2001-313109

(43) Date of publication of application: 09,11,2001

Best Available Copy

(51)Int.CI.

H01R 12/28 HO1R 13/639 HO1R 13/658 // H01L 23/12 H01L 23/467

(21)Application number : 2000-128045

(71)Applicant: JST MFG CO LTD

(22)Date of filing:

27.04.2000

(72)Inventor: MIYAZAWA MASAAKI

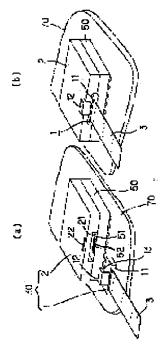
**HOSAKA TAIJI** 

#### (54) CONNECTING MODULE FOR INTEGRATED CIRCUIT ELEMENT AND INTEGRATED **CIRCUIT ELEMENT**

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a connecting module that realize a connection structure capable of coping with high speed signal transmission for an integrated circuit element.

SOLUTION: The integrated circuit element 50 which is mounted on the printed circuit board 70 comprises a rear side electrode 52 on its rear side 51. A connector block 2 having an engaging recess 21 capable of mounting and detaching the connector 1 is fixed on the rear side 51 of the integrated circuit element 50. By inserting the connector 1 into the engaging recess 21, a signal transmission channel outside the printed circuit board 70 through FPC cable 3 connected with the connector is provided. And an engaging piece 12 is formed in the housing 11 of the connector 1. The connector 1 can be locked with connecting block 2 by engaging the engaging piece 12 with the locking hole 22 of the connecting block 2.



#### **LEGAL STATUS**

[Date of request for examination]

15.04.2002

[Date of sending the examiner's decision of

rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3472526

[Date of registration]

12.09.2003

[Number of appeal against examiner's decision

of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

#### (19)日本国特許庁(JP)

### (12) 公開特許公報(A)

(11)特許出願公開番号 特開2001-313109 (P2001-313109A)

(43)公開日 平成13年11月9日(2001.11.9)

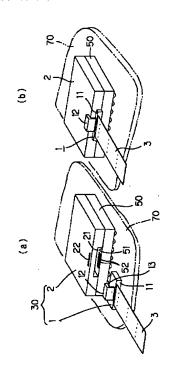
(51) Int.Cl.7	識別記号	FΙ	テーマコート*(参考)	
H01R 12/28		H01R 13/639	Z 5E021	
13/63	9	13/658	5 E O 2 3	
13/65	3	23/68	E 5F036	
# H O 1 L 23/12		H01L 23/12	L	
23/46	7	23/46	С	
		審查請求 未請求 請求項の	O数8 OL (全 11 頁)	
(21)出願番号	特願2000-128045(P2000-128045)	(71) 出願人 390033318	人 390033318	
		日本圧着端子製造	族式会社	
(22)出顧日	平成12年4月27日(2000.4.27)	大阪府大阪市中央区南船場2丁目4番8		
		(72)発明者 宮沢 雅昭		
		神奈川県横浜市港	北区樽町4丁目4番36号	
		日本圧着端子製	<b>追供式会社東京技術セン</b>	
		夕一内		
		(72)発明者 保坂 泰司		
		神奈川県横浜市港	北区博町4丁目4番36号	
		日本圧着端子鄭	は世株式会社東京技術セン	
		夕一内		
		(74)代理人 100075155		
		弁理士 龟井 引	<b>以勝 (外2名)</b>	
			最終頁に続く	

#### (54) 【発明の名称】 集積回路素子用接続モジュールおよびこれに適した集積回路素子

#### (57)【要約】

【課題】集積回路素子に対する高速信号伝送に対応する ことができる接続構造を実現する接続モジュールを提供 する。

【解決手段】プリント配線基板70に実装された集積回路素子50は、その背面51に背面電極52を有している。集積回路素子50の背面51には、コネクタ1を着脱することができる係合凹所21を有する接続ブロック2が固定されている。コネクタ1を係合凹所21に挿入することにより、コネクタ1に接続されたFPCケーブル3を介する、配線基板70外の信号伝送路が提供される。コネクタ1のハウジング11には係合片12が形成されている。この係合片12を接続ブロック2のロック用孔22に係合させることによって、コネクタ1を接続ブロック2に対してロックできる。



#### 【特許請求の範囲】

【請求項1】配線基板に対向する基板対向面とは反対側 の面である背面に背面電極を有する集積回路素子に接続 される接続モジュールであって、

上記背面電極に電気接続されるコンタクトを備えたコネ クタと、

このコネクタを集積回路素子に対して取り付けるための 取り付け構造とを含むことを特徴とする接続モジュー ル。

【請求項2】上記コネクタに接続された配線部材をさら 10 に含むことを特徴とする請求項1記載の接続モジュー

【請求項3】上記配線部材は、擬似同軸構造を有してい ることを特徴とする請求項2記載の接続モジュール。

【請求項4】上記取り付け構造は、集積回路素子の背面 に固定可能であって、上記コネクタと係合可能な接続ブ ロックを含むものであることを特徴とする請求項1ない し3のいずれかに記載の接続モジュール。

【請求項5】上記取り付け構造は、上記コネクタと上記 接続ブロックとの係合状態を保持するためのロック機構 20 をさらに含むものであることを特徴とする請求項4記載 の接続モジュール。

【請求項6】上記接続ブロックに、集積回路素子を冷却 するための冷却機構が組み込まれていることを特徴とす る請求項4または5記載の接続モジュール。

【請求項7】配線基板に対向する基板対向面とは反対側 の面である背面に背面電極を有する集積回路素子本体

この集積回路素子本体の上記背面に取り付けられた請求 項1ないし6のいずれかに記載の接続モジュールとを含 30 むことを特徴とする接続モジュール付き集積回路素子。 【請求項8】配線基板に対向する基板対向面とは反対側 の面である背面に背面電極を有する集積回路素子本体 と、

この集積回路素子本体の上記背面に固定され、上記背面 電極に電気接続されるコンタクトを有するコネクタと係 合可能な接続ブロックとを含むことを特徴とする集積回 路素子。

#### 【発明の詳細な説明】

#### [0001]

【発明の属する技術分野】との発明は、集積回路素子の 背面からの信号線引出しのための接続モジュール、およ びこの接続モジュールの使用に適した集積回路素子に関 する。

#### [0002]

【従来の技術】プリント配線基板に実装された半導体集 積回路素子に対する高速な信号の入出力は、配線基板に 形成されたマイクロストリップラインまたはストリップ ラインを介して行われるのが一般的である。すなわち、 プリント配線基板を多層化するなどして、ストリップラ 50 疑問視されている。そこで、この発明の目的は、上述の

インおよびマイクロストリップラインを形成し、これを インピーダンスマッチングがされた伝送路として用いて いる。

#### [00031

【発明が解決しようとする課題】しかし、上記のような 構造では、プリント配線基板の誘電率、配線パターンの キャパシタンス、インダクタンス等を高速信号伝送に適 した条件に整える必要がある。そのため、システムの開 発設計に高度な技術が必要である。それだけでなく、ノ イズやクロストークなどの問題を解消するための構成も 必要であり、技術的および経済的な問題がある。

【0004】また、髙速システムを作動させるために は、電源電圧の異なるさまざまな半導体デバイスを使用 する必要がある。これに応じて、それらの半導体デバイ スに電源電圧を与えるための層が、プリント配線基板内 に分離して設けられる。しかし、このような構造をとる ことにより、信号伝送路の電気的特性が悪くなるから、 より高速なシステムを指向すると、技術的な困難に直面 する。また、上記のような構造は、ノイズおよびクロス トークの発生要因にもなっており、このこともシステム の高速化の障害となっている。

【0005】たとえば、液晶表示装置に高速にデータを 伝送する場合などに採用される伝送方式に、LVDS (Low-Voltage Differential Signaling) インタフェー スがある。このLVDSインタフェースは、EIA64 4/IEEE1596.3で規格化された小振幅の高速 差動インタフェースであり、500MHzまでの通信に対 応している。LVDS仕様の差動ドライバ(半導体デバ イス)は、たとえば、4チャンネル分の回路を内蔵して いて、各チャンネルから100MHzの差動信号を出力す ることにより、400Mbpsのデータ転送レートを達 成する。

【0006】このようなLVDS差動ドライバ素子をプ リント配線基板上に実装する場合には、信号線間にグラ ンド線を配置した構成のマイクロストリップラインをプ リント基板上に形成して擬似同軸回路を構成し、クロス トークおよびノイズを排除する必要がある。しかし、こ の擬似同軸回路は完全な同軸線路ではないから、上述の ような多層化されたプリント配線基板上に形成しても、

クロストークおよびノイズの混入は避けられない。その 結果、高速伝送する方形波になまりが生じ、ディジタル データの高速伝送の用途には必ずしも適応できない。

【0007】同様の問題は、高速化の一途をたどるパー ソナルコンピュータの分野でも指摘されている。すなわ ち、CPUとチップセットとの間の伝送周波数は、現在 133MHz~200MHz程度であるが、将来的には、4 00MHz~800MHz程度に高速化されることが確実視 されている。その一方で、既存のブリント配線基板技術 が、このような高速な信号伝送に対応できるかどうかが 3

技術的課題を解決し、集積回路素子に対する高速信号伝 送に対応することができる接続構造を実現する接続モジ ュールを提供することである。

【0008】また、この発明の他の目的は、上記のような接続モジュール付きの集積回路素子を提供することである。この発明のさらに他の目的は、接続モジュールの取り付けに適した構造の集積回路素子を提供することである。

#### [0009]

【課題を解決するための手段および発明の効果】上記の 10目的を達成するための請求項1記載の発明は、配線基板 (70)に対向する基板対向面とは反対側の面である背面 (51)に背面電極 (52)を有する集積回路素子 (50,50A,50B)に接続される接続モジュール (30,30A、30B)であって、上記背面電極に電気接続されるコンタクト (15)を備えたコネクタ (1,1A,1B)と、このコネクタを集積回路素子に対して取り付けるための取り付け構造 (2,2A,2B,12A,12B)とを含むことを特徴とする接続モジュールである。なお、括弧内の英数字は、後述 20の実施形態における対応構成要素等を表す。以下、この項において同じ。

【0010】この発明では、基板対向面とは反対側の面である背面に背面電極を有する集積回路素子を用いることにより、配線基板外の回路によって、集積回路素子に対する高速信号伝送の実現が図られる。すなわち、この発明の接続モジュールは、背面電極に接続されるコンタクトを有するコネクタを集積回路素子に取り付けることによって、集積回路素子からの信号線の引き出しを実現する。これにより、配線基板外の伝送路が確保されるか305、信号間のクロストークやノイズの影響を排除して、良好な高速信号伝送が可能になる。

【0011】とくに、50MHz以上の周波数の高速な信号の伝送を、接続モジュールを用いて引き出された信号線に割り当てることにより、上述の効果が顕著に現れる。集積回路素子は、基板対向面側に電極(63,64)を有し、かつ、その背面に背面電極(52)を有するものであってもよい。この場合に、高速伝送が必要な信号(たとえば、50MHz以上の信号)を背面電極に割り当てることにより、配線基板外の信号伝送路を介して40高速信号伝送を良好に行うことができる。

【0012】請求項2記載の発明は、上記コネクタに接続された配線部材(3,90)をさらに含むことを特徴とする請求項1記載の接続モジュールである。この構成によれば、コネクタに接続された配線部材により、配線基板外の伝送路を介して、他の電子部品との信号伝送が可能になる。請求項3記載の発明は、上記配線部材は、擬似同軸構造を有していることを特徴とする請求項2記載の接続モジュールである。

【0013】との構成により、信号間のクロストークや 50 は、配線基板に対向する基板対向面とは反対側の面であ

よびノイズの影響を排除した信号伝送路を構成できる。 この場合に、擬似同軸構造とは、マイクロストリップラ インやストリップラインにより、グランド線間に信号線 を配置して構成されたものであってもよく、また、他の 接続構造として、ツイストペアケーブルにより構成され

たものであってもよい。

【0014】請求項4記載の発明は、上記取り付け構造は、集積回路素子の背面に固定可能であって、上記コネクタと係合可能な接続ブロック(2,2A,2B)を含むものであることを特徴とする請求項1ないし3のいずれかに記載の接続モジュールである。この構成によれば、集積回路素子の背面に接続ブロックを固定し、この接続ブロックにコネクタを係合させることによって、そのコンタクトと集積回路素子の背面電極との電気接続を達成できる。

【0015】請求項5記載の発明は、上記取り付け構造は、上記コネクタと上記接続ブロックとの係合状態を保持するためのロック機構(12,22;12A,12B,24)をさらに含むものであることを特徴とする請求項4記載の接続モジュールである。この構成によれば、コネクタと接続ブロックとの係合状態をロック機構により保持することができるので、接続モジュールと集積回路素子との電気接続状態を確実に保持できる。これにより、配線基板外の信号伝送路の信頼性を確保できる。

【0016】請求項6記載の発明は、上記接続ブロックに、集積回路素子を冷却するための冷却機構(80)が組み込まれていることを特徴とする請求項4または5記載の接続モジュールである。この構成によれば、集積回路素子の背面に取り付けられる接続ブロックに冷却機構が組み込まれているので、集積回路素子の放熱が不良になることがない。これにより、比較的発熱量の多い集積回路素子に対しても、この発明の接続モジュールを適用して、配線基板外の信号伝送路を確保できる。

【0017】なお、冷却機構は、接続ブロックに放熱フィンを形成し、との接続ブロックにいわゆるヒートシンクとしての機能を兼ねさせることによって構成されてもよい。また、上記冷却機構は、接続ブロックに取り付けられた冷却ファンであってもよい。請求項7記載の発明は、配線基板に対向する基板対向面とは反対側の面である背面に背面電極を有する集積回路素子本体と、この集積回路素子本体の上記背面に取り付けられた請求項1ないし6のいずれかに記載の接続モジュールとを含むことを特徴とする接続モジュール付き集積回路素子である。【0018】この構成により、集積回路素子は、配線基板外の信号伝送路を介して信号の授受を行うことができる。これにより、高速な信号伝送を制限の少ない配線基板外の良好な信号伝送路に依ることができるから、集積回路素子の高速動作が可能になる。請求項8記載の発明は、配線基板に対向する基板対向面とは反対側の面であ

4

る背面に背面電極を有する集積回路素子本体と、この集 積回路素子本体の上記背面に固定され、上記背面電極に 電気接続されるコンタクトを有するコネクタと係合可能 な接続ブロックとを含むことを特徴とする集積回路素子 である。

【0019】この発明によれば、集積回路素子の本体の 背面に、接続ブロックが固定されている。したがって、 この接続ブロックに上記の接続モジュールのコネクタを 接続することによって、配線基板外の信号伝送路を容易 に用いることができる。接続ブロックは、集積回路素子 10 成された凹所11a内に配列されている。 のモールド樹脂と一体的に形成されていてもよい。ま た、集積回路素子のモールド樹脂とは別体の接続ブロッ クが、接着剤、超音波溶着、係合爪による係合などの適 切な固定手段によって、集積回路素子本体に固定されて いてもよい。

#### [0020]

【発明の実施の形態】以下では、この発明の実施の形態 を、添付図面を参照して詳細に説明する。図1は、この 発明の第1の実施形態に係る接続モジュールの構成を説 明するための斜視図である。との実施形態に係る接続モ ジュール30は、プリント配線基板70に実装された半 導体集積回路素子50(全体が集積回路素子本体に対応 する。) に対して、プリント配線基板70外の信号伝送 路を提供するためのものである。この目的のために、集 積回路素子50は、プリント配線基板70に対向する基 板対向面(下面)とは反対側の表面である背面(上面) 51の周縁付近に複数の背面電極52を備えている。接 続モジュール30は、この背面電極52に電気接続され てプリント配線基板70外の信号伝送路を提供する。

【0021】接続モジュール30は、半導体集積回路素 30 子50の背面51に、たとえば接着剤により固定された 扁平直方体形状の接続ブロック2と、この接続ブロック 2に対して着脱自在なコネクタ1とを備えている。接続 ブロック2は、背面電極52の上方に、コネクタ1を係 合することができる係合凹所21を有している。この係 合凹所21の上方には、コネクタ1を係合した後に、と のコネクタ1を接続ブロック2に対してロックするため のロック用孔22が形成されている。

【0022】コネクタ1は、FPC (フレキシブル基 板)ケーブル3が後面から引き出されたハウジング11 と、このハウジング11の上面に設けられた断面逆L字 状の係合片12とを備えている。係合片12の先端に は、ロック用孔22に係合してコネクタ1をロックする ことができるロック爪13が形成されている。図1(a) の状態から、コネクタ1を接続ブロック2に対して前進 させ、コネクタ1のハウジング11を係合凹所21に挿 入すると、その挿入終端位置において、ロック爪13が ロック用孔22にはまり込む。これにより、図1 (b)の 状態となり、コネクタ1が接続ブロック2に対してロッ クされる。

【0023】図2は、コネクタ1を接続ブロック2に係 合させた状態を示す断面図である。また、図3は、コネ クタ1のハウジング11を切り欠いて、その内部構造を 示す斜視図である。コネクタ1は、ハウジング11の後 面を貫通して設けられた複数のコンタクト15を有して いる。このコンタクト15の先端は、コンタクト15自

身のばね力によって、集積回路素子50の背面電極52 に圧接される接点15aを形成している。複数のコンタ クト15の各接点15aは、ハウジング11の下面に形

【0024】コンタクト15の後端15bは、ハウジン グ11の後面から外側に引き出されており、FPCケー ブル3の下面3b(係合片12とは反対側の表面)に形 成されたマイクロストリップ導体31のランド32に半 田接続されている。集積回路素子50は、多層配線基板 55と、半導体チップ56とを樹脂57でモールドして 構成されている。多層配線基板550内部には、導体膜 58が複数層にわたって形成されており、層間の接続は スルーホール59に形成された導体膜58を介して達成 されている。多層配線基板55の基板対向面55a側に は、中央部に凹所60が形成されている。この凹所60 内に半導体チップ56が収容され、モールド樹脂61に よって封止されている。

【0025】半導体チップ56と多層配線基板55の導 体膜58との電気接続は、ボンディングワイヤ62によ って達成されている。多層配線基板55の基板対向面5 5aにおいて凹所60を回避した位置には、樹脂57か ら露出した複数のランド63が二次元配列されており、 各ランド63上には、半田ボール64が配置されてい る。多層配線基板55内の導体膜58およびスルーホー ル59は、半導体チップ56に接続された複数のボンデ ィングワイヤ62と複数のランド63との間をそれぞれ 接続する内部配線をなしている。

【0026】背面電極52は、集積回路素子50の背面 51において露出している。この背面電極52は、多層 配線基板55内の導体膜58を介し、さらにボンディン グワイヤ62を介して、半導体チップ56に電気接続さ れている。この集積回路素子50は、たとえば、配線基 板70上に載置され、その状態で、リフロー槽に入れら れる。これにより、半田ボール64が溶融して、集積回 路素子50が配線基板70に接合されることになる。

【0027】図4は、コネクタ1およびFPCケーブル 3の底面図である。コンタクト15の後端15bは、ハ ウジング11外に引き出され、FPCケーブル3の下面 3 b に形成されたマイクロストリップ導体31のランド 32にそれぞれ半田接続されている。マイクロストリッ ブ導体31は、信号線31Sをグランド線31Gで挟む ような配置で、複数本平行に形成されている。そして、 各マイクロストリップ導体31のコネクタ1側にはラン 50 ド32が露出しており、FPCケーブル3のコネクタ1

とは反対側の端部においてはランド33が露出している。

【0028】図5(a)は図4の切断面線VA-VAから 見た断面図であり、図5(b)は図4の切断面線VB-V Bから見た断面図である。ただし、図5(a)(b)において は、図1におけるFPCケーブル3の姿勢における天地 に従ってFPCケーブル3の断面の一部が拡大して示さ れている。FPCケーブル3の表面は、上面3aおよび 下面3bとも絶縁性の被覆膜35で被覆されている。そ して、ランド32、33のみが被覆膜35から露出して いる。信号線31Sがグランド線31Gによって挟まれ ているのは上述のとおりであるが、グランド線31Gの 中間位置には、複数箇所において、FPCケーブル3に 貫通孔36が形成されている。すなわち、この貫通孔3 6は、FPCケーブル3の下面3bから、グランド線3 1Gを構成するマイクロストリップ導体31を貫通し、 さらに、FPCケーブル3の基材37を貫通して、FP Cケーブル3の上面3aに至っている。FPCケーブル 3の上面3a側においては、基材37の全面に導体膜3 8が形成されている。この導体膜38は、たとえば、F PCケーブル3のコネクタ1とは反対側において、接地 電位に接続されることになる。

【0029】以上のようにとの実施形態の構成によれ ば、集積回路素子50は、背面51に背面電極52を有 しており、この背面電極52にコネクタ1を介してFP Cケーブル3が接続されるようになっている。これによ り、集積回路素子50の信号線は、配線基板70を介し て引き出されるほか、FPCケーブル3を介して外部に 引き出すことができる。そこで、たとえば、とくに50 MHz以上の高速伝送が必要な信号(たとえば、LVDS ドライバからの信号)を背面電極52を介して授受する ように多層配線基板55を構成しておけば、配線基板7 0外の伝送路を介して信号を高速伝送することができ る。これにより、FPCケーブル3を介して高速に伝送 される信号は、配線基板70を介して伝送される信号か らの影響を受けることがなく、クロストークやノイズに よる波形の乱れを防ぐことができる。しかも、FPCケ ーブル3は、信号線31Sをグランド線31Gで挟むよ うに配列したマイクロストリップ導体31で形成された 擬似同軸伝送路の形態を有しているので、信号間のクロ 40 ストークおよび外部ノイズの影響を効果的に排除すると とができる。

【0030】図6は、この発明の第2の実施形態に係る接続モジュール30Aの構成を説明するための斜視図である。この図6において、上述の図1に示された各部と同等の部分には、図1の場合と同一の参照符号を付して示す。この実施形態においては、背面51に背面電極52を有する集積回路素子50Aには、第1の実施形態における集積回路素子50と同様な内部構造を有しているが、その背面51に直方体形状の接続プロック2Aが一

体的に設けられている点が異なる。すなわち、集積回路素子50Aの内部の多層配線基板および半導体チップを樹脂モールドする際に、接続ブロック2Aが同時に成型される。この接続ブロック2Aは、この実施形態では、平面視における大きさが集積回路素子50Aの本体(接続ブロック2Aを除く部分)よりも小さく形成されている

【0031】接続ブロック2Aとともに接続モジュール30Aを構成するコネクタ1Aに対向する位置には、コネクタ1Aを係合させることができる係合凹所21Aが形成されている。この係合凹所21A内において、背面電極52が露出している。接続ブロック2Aにおいて、コネクタ1Aの挿入方向に平行な両側面23には、ロック用凹所24がそれぞれ形成されている。一方、コネクタ1Aは、接続ブロック2Aの係合凹所21Aに挿入することができるハウジング11Aと、このハウジング11Aの両側面に設けられた一対のロック爪12A、12Bと、このロック爪12A、12Bと、このロック爪12A、12Bと、このロック爪12A、12Bとに対の圧縮コイルばね18A、18Bとを備えている。

【0032】ハウジング11Aの両側面からは、上下一対の支持突起16A、16Bがそれぞれ突出している。この支持突起16A、16Bに取り付けられた軸19A、19Bにロック爪12A、12Bがそれぞれ回動自在に支持されている。ロック爪12A、12Bは、接続ブロック2Aのロック用凹所24と係合する係合端12aを前端に有し、コイルばね18A、18Bからの外方に向かう付勢力を受ける操作部12bを後端に有していて、これらの間の位置において軸19A、19Bに支持30されている。

【0033】ハウジング11Aの後面からは、FPCケ ーブル3が引き出されている。このFPCケーブル3の 構造およびFPCケーブル3とハウジング11A内のコ ンタクトとの接続構造は、上述の第1の実施形態の場合 と同様である。また、コネクタ1Aが備えるコンタクト の構造も、上述の第1の実施形態におけるコンタクト1 5と同様である。図7 (a)はコネクタ1 Aを接続ブロッ ク2Aに装着した状態を示す斜視図である。コネクタ1 Aを装着するときには、図6に示す状態から、ロック爪 12A, 12Bの操作部12bを手指で挟み付け、ロッ ク爪12A, 12Bの係合端12aを拡開させた状態 で、コネクタ1 Aを接続ブロック2 Aに対して前進させ る。そして、ハウジング11Aを係合凹所21Aに対し て、挿入完了位置まで挿入した後に、ロック爪12A, 12 Bから手を離す。これにより、コイルばね18A, 18日の働きにより、ロック爪12A、12日の係合端 12aがロック用凹所24と係合して、図7(a)の状態 になる。これにより、コネクタ1Aと接続ブロック2A との係合状態が保持される。

が、その背面51に直方体形状の接続ブロック2Aが一 50 【0034】コネクタ1Aを取り外すときには、図7

10

(b)に示すように、一対のロック片12A, 12Bの操 作部12bを両側から手指で挟み付け、ロック片12 A, 12Bとロック用凹所24との係合を解除する。そ の状態で、コネクタ1Aを接続ブロック2Bから後退さ せればよい。図8(a)(b)は、この発明の第3の実施形態 に係る接続モジュール30Bの構成を説明するための斜 視図である。との図8において、上述の図1に示された 各部と同等の部分には同一の参照符号を付して示す。

【0035】この実施形態では、背面51に背面電極5 2を有する集積回路素子50B(全体が集積回路素子本 体に対応する。)の相対向する一対の側面に、接続ブロ ック2Bを係合させるための係合凹所68,69が形成 されている。集積回路素子50Bの内部構成は、第1の 実施形態の集積回路素子50と同様である。接続ブロッ ク2Bは、扁平な直方体形状に形成されていて、係合凹 所68,69に対応する位置に一対の係合爪25が集積 回路素子50Bに向かって突出して設けられている。係 合爪25の先端(下端)は、内方に向かってL字状に屈 曲した爪部25aをなしている。との爪部25aが係合 凹所68,69の下方に形成された段部と係合すること により、接続ブロック2日と集積回路素子50日とが強 固に固定されている。この固定された状態が、図8(b) に示されている。

【0036】との実施形態においては、接続ブロック2 Bには、そのほぼ中央位置に、集積回路素子50Bを背 面51から冷却するための冷却ファン80が組み込まれ ている。そして、上述の第1および第2の実施形態の場 合と同様に、接続ブロック2Bには、背面電極52に対 向する位置に、接続ブロック2 B とともに接続モジュー ル30Bをなすコネクタ1Bを受け容れることができる 係合凹所21Bが形成されている。

【0037】コネクタ1Bは、係合片12を有していな い点を除き、上述の第1の実施形態におけるコネクタ1 と同様の構成を有している。このコネクタ1BにFPC ケーブル3が接続されている。コネクタ1 Bを係合凹所 21Bに挿入した状態は、図8(b)に示されている。と の状態では、コネクタ1Bが有する複数のコンタクトが 集積回路素子50Bの背面電極52にそれぞれ電気接続 されることになる。

【0038】とのようにとの実施形態の構成では、集積 40 回路素子50Bの背面51に取り付けられる接続ブロッ ク2Bに冷却ファン8Oが組み込まれている。そのた め、集積回路素子50 Bを効率良く冷却することができ る。したがって、集積回路素子50Bが発熱量の多いも のであっても、その誤動作が生じることがない。以上、 この発明の3つの実施形態について説明したが、この発 明はさらに他の形態で実施することができる。たとえ ば、上述の第3の実施形態では、コネクタ1Bにロック 機構が設けられていないけれども、このコネクタ1Bに 代えて図1に示された係合片12を有するコネクタ1を 50 ているが、たとえば、接続ブロックを用いずに、接着、

用いてもよい。この場合には、接続ブロック2Bに図1 の接続ブロック2の場合と同様なロック用孔22を形成 しておき、このロック用孔に係合片12を係合させるこ ととすればよい。

【0039】また、上述の実施形態では、集積回路素子 の背面51と平行な方向にFPCケーブル3が引き出さ れる構成のコネクタを例にとったが、たとえば、集積回 路素子の周囲にFPCケーブル3を引き出すための十分 な空間が確保されない場合に備えて、集積回路素子50 の背面51に垂直な方向に向かって配線を引き出す構造 のコネクタが採用されてもよい。この場合には、接続ブ ロックは、背面51に垂直な方向(上方)に向かって開 口したコネクタ係合凹所を有するものであることが好ま しい。

【0040】また、上述の実施形態では、FPCケーブ ル3上に形成されたマイクロストリップ導体によって擬 似同軸伝送路を構成した例について説明したが、たとえ ば、図9に示すように、信号用リード線90Sとグラン ド用リード線90Gとを撚り合わせたツイストペアケー ブル90を用いて擬似同軸伝送路を形成することとして もよい。このほかにも、フラットケーブルやFFCケー ブル (フレキシブルフラットケーブル) を用いて、コネ クタ1などから他の電子部品への信号伝送路を形成する ことができ、これらにより、擬似同軸伝送路を構成する ことができる。このほかにも、もちろん、同軸ケーブル を用いて、コネクタ1などと他の電子部品との間の信号 伝送を行ってもよい。

【0041】また、上述の第3の実施形態においては、 接続ブロックに冷却ファンを組み込むことによって、集 積回路素子の冷却を行うこととしているが、たとえば、 接続ブロックに冷却フィンを形成し、この接続ブロック を集積回路素子の冷却のためのヒートシンクとして兼用 するようにしてもよい。また、上述の実施形態では、接 続ブロックと集積回路素子との結合が、接着、一体成型 または係合爪による機械的な結合により行われているけ れども、これらのほかにも、超音波溶着や圧入などの他 の結合手段によって、それらの結合が達成されてもよ い。たとえば、超音波溶着を適用する場合には、集積回 路素子の背面に穴を形成しておき、接続ブロック側に は、これらの穴に対応した樹脂突起を形成しておく。そ して、接続ブロックを集積回路素子の背面に置いた状態 で、外部から超音波をかけて、上記樹脂突起を溶融させ ることにより、接続ブロックと集積回路素子との接合を 達成することができる。また、圧入を適用する場合に は、集積回路素子50に適当な圧入溝または圧入孔を形 成しておき、接続ブロック側にこれらの圧入溝または圧 入孔に圧入される突起を設けておけばよい。

【0042】また、上述の実施形態では、コネクタを接 続ブロックを用いて集積回路素子に取り付けるようにし

12

\* 11

超音波溶着、係合爪などの適当な取り付け手段により、 コネクタを集積回路素子の背面に直接取り付けるように してもよい。その他、特許請求の範囲に記載された技術 的事項の範囲で種々の設計変更を施すことが可能であ る。

#### 【図面の簡単な説明】

【図1】この発明の第1の実施形態に係る接続モジュールの構成を説明するための斜視図である。

【図2】コネクタを接続ブロックに係合させた状態を示す断面図である。

【図3】コネクタのハウジングを切り欠いて、その内部 構造を示す斜視図である。

【図4】コネクタおよびFPCケーブルの底面図である。

【図5】(a)は図4の切断面線VA-VAから見た断面 図であり、(b)は図4の切断面線VB-VBから見た断 面図である。

【図6】この発明の第2の実施形態に係る接続モジュールの構成を説明するための斜視図である。

【図7】(a)はコネクタを接続ブロックに装着した状態を示す斜視図であり、(b)はコネクタの取り外し操作を説明するための斜視図である。

【図8】 この発明の第3の実施形態に係る接続モジュールの構成を説明するための斜視図である。

【図9】ツイストペアケーブルにより擬似同軸伝送路を 形成した例を示す斜視図である。

#### 【符号の説明】

1	コインス
1 A	コネクタ
1 B	コネクタ
2	接続ブロック
2 A	接続ブロック
2 B	接続ブロック
3	FPCケーブル

ハウジング

11A ハウジング

12 係合片

12A, 12B ロック爪

13 ロック爪

15 コンタクト

21 係合凹所

 21A
 係合凹所

 21B
 係合凹所

10 22 ロック用孔

24 ロック用凹所

25 係合爪

30 接続モジュール

30A 接続モジュール

30B 接続モジュール

31 マイクロストリップ導体

31G グランド線

31S 信号線

50 集積回路素子

20 5 0 A 集積回路素子

50B 集積回路素子

5 1 背面

52 背面電極

55 多層配線基板

56 半導体チップ

63 ランド

64 半田ボール

68,69 係合凹所

70 プリント配線基板

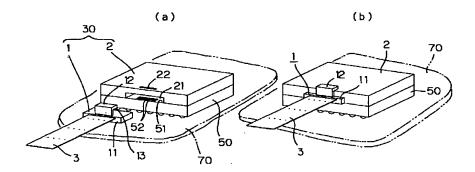
30 80 冷却ファン

90 ツイストペアケーブル

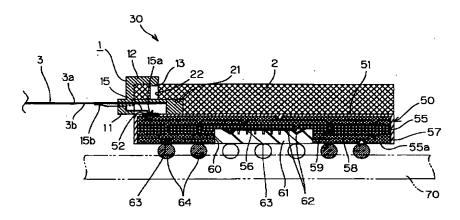
90G グランド用リード線

908 信号用リード線

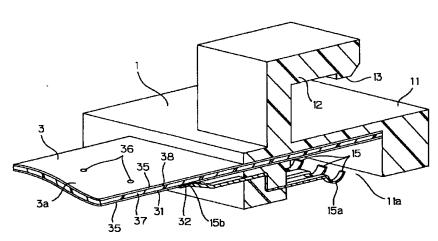
【図1】



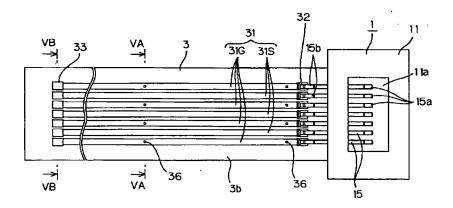
[図2]



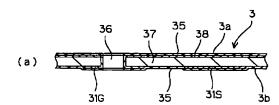
【図3】

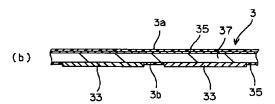


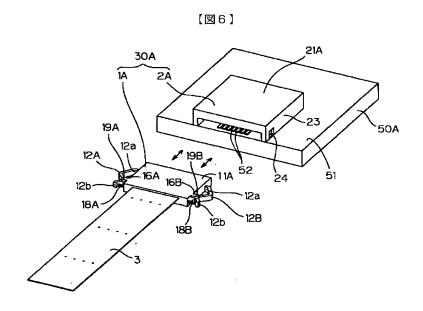
[図4]



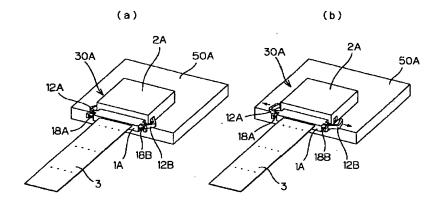
【図5】



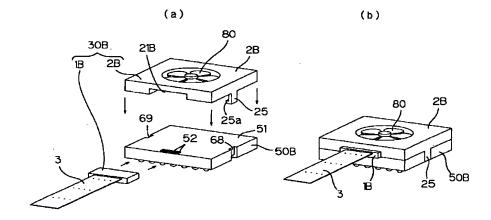




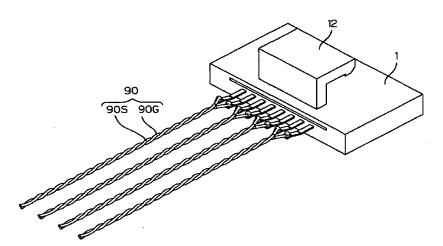
[図7]



【図8】



【図9】



#### フロントページの続き

Fターム(参考) 5E021 FA05 FA11 FB30 FC19 FC20 FC36 HC09 LA08 5E023 AA04 AA16 BB01 BB11 BB23 EE04 GG01 HH15 HH30 5F036 AA01 BA04 BB01

# This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS
☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
FADED TEXT OR DRAWING
BLURRED OR ILLEGIBLE TEXT OR DRAWING
☐ SKEWED/SLANTED IMAGES
☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
RAY SCALE DOCUMENTS
LINES OR MARKS ON ORIGINAL DOCUMENT
REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
□ OTHER:

## IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.